

Sujets de Recherche disponibles à l'UMONS

Titre du sujet 3 : Machines de correspondances en temps réel reconfigurables/ Reconfigurable low-latency real-time matching engines

Informations administratives

Personne proposant le sujet ¹ /email	Carlos Valderrama Carlos.valderrama@umons.ac.be
Service	Electronique et Microelectronique
Faculté	Polytechnique
Institut	

Informations relatives au sujet proposé

Niveau de recherche	<input checked="" type="checkbox"/> Doctorat <input type="checkbox"/> Post-Doc
5 mots-clés (français)	Matching algorithms, reconfigurable, real-time, low power, parallel processing
5 keywords (English)	Matching algorithms, reconfigurable, real-time, low power, parallel processing
Bref descriptif (10-15 lignes) (français)	<p>Machines de correspondances en temps réel reconfigurables</p> <p>Des techniques telles que la cryptographie, la réception GPS ou l'alignement de l'ADN ont en commun la nécessité de rechercher une relation particulier dans une séquence. La vitesse de ces moteurs de correspondances peut être limitée par le nombre de requêtes ou des variations d'une référence. Cela est particulièrement le cas pour une analyse d'ADN pris en charge par des grandes bases de données lors de la recherche de possibles mutations. Les algorithmes de recherche de correspondances dans des chaines de caractères, nécessaires pour les systèmes de détection des instructions du réseau, sont un exemple de base, où la vitesse de traitement, le parallélisme et le débit sont obligatoires. Les algorithmes déterministes et non-déterministes sont généralement nécessaires, en particulier, lorsque la longueur de la cible varie. Les besoins en mémoire, les mutations ou l'évolutivité peuvent également affecter la capacité de traitement parallèle. La taille de l'automate à charge du moteur de correspondances peut croître de façon exponentielle en fonction du nombre de transitions, affectant également la vitesse de traitement.</p> <p>Dans ce contexte, l'objectif de cette thèse est de fournir des algorithmes et des architectures combinées pour fournir des moteurs de correspondances de faible latence, capables, en temps réel, de traiter en parallèle plusieurs requêtes de longueur variable avec des ressources mémoire limitées et une consommation d'énergie réduite. La première contribution sera l'évaluation des algorithmes existants pour traiter plusieurs mots clés simultanément en termes de débit, de besoins en mémoire et de consommation d'énergie lorsqu'ils sont exécutés par des architectures multi-cœurs et GPU. La deuxième contribution sera la proposition d'un algorithme de moteur capable d'augmenter le débit,</p>

¹ Membre permanent de l'UMONS (Futur promoteur de la thèse ou futur encadrant du post-doc)

le traitement parallèle et les exigences de mémoire. La troisième contribution sera la proposition d'une architecture dédiée, un IP (propriété intellectuelle) matériel traitant plusieurs requêtes en parallèle pour être proposé en tant que composant pour les générations futures de plates-formes SoC (System on Chip). La dernière contribution envisagée sera d'automatiser la génération des moteurs sur basé des mots-clés et des requêtes définies.

Summary (10-15 lines) (English)

Reconfigurable low-latency real-time matching engines

Techniques such as Cryptography, GPS or DNA alignment have in common the need to search in a sequence for a particular match. The speed of those matching engines can be limited by the number of queries or variations of a single reference. That is particularly the case for a DNA analysis supported by big data bases and looking for possible mutations. String matching algorithms, required for network intrusion detection systems, are a basic example where processing speed, parallelism and throughput are mandatory. Deterministic and non-deterministic algorithms are generally required, in particular, when the target length varies. Memory requirements and scalability can also affect the capability of parallel processing. The size of the automaton in charge of the matching engine can grow exponentially depending on the number of transitions witch will also affect the processing speed.

In this context, the objective of this thesis is to provide algorithms and architectures combined to provide a low-latency real-time matching engine, processing in parallel multiple queries of variable length with limited memory resources and reduced power consumption. The first contribution will be the evaluation of existing algorithms to process multiple keywords simultaneously in terms of throughput, memory requirements and power consumption when executed on single-core, multicore and GPU architectures. The second contribution will be the proposal of a matching engine algorithm capable to increase the throughput, parallel processing and memory requirements. The thirst contribution will be the proposal of a matching engine architecture, it will be a hardware IP dealing with multiple queries in parallel to be offered as an IP component for future generation SoC (System on Chip) platforms. The last contribution will be to consider to automate the generation of the hardware matching engine based on the keywords set and queries.

UMONS

